

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-82442

(43) 公開日 平成5年(1993)4月2日

(51) Int. Cl. 6

識別記号

F I

H01L 21/20

9171-4M

21/268

Z 8617-4M

21/336

29/784

9056-4M

H01L 29/78

311

Y

審査請求 未請求 請求項の数 1 (全3頁)

(21) 出願番号

特願平3-268469

(22) 出願日

平成3年(1991)9月18日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 野口 隆

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72) 発明者 鈴木 俊治

東京都品川区北品川6丁目7番35号 ソニー株式会社内

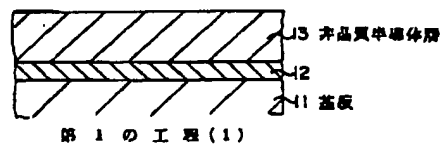
(74) 代理人 弁理士 船橋 国則

(54) 【発明の名称】 多結晶半導体薄膜の製造方法

(57) 【要約】

【目的】 本発明は、大粒径の結晶で形成した多結晶半導体薄膜に、エキシマレーザ光を照射してアニール処理することにより、多結晶半導体薄膜の結晶性を高性能化して、移動度、ON/OFF比等のトランジスタ特性の向上を図る。

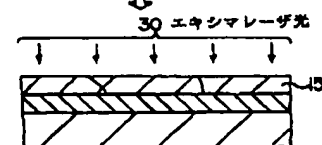
【構成】 第1の工程で、基板11の上面に形成した非晶質半導体層13を低温固相成長させることにより多結晶半導体層14を生成し、次いで第2の工程で、多結晶半導体層14の上層側を除去することで当該多結晶半導体層14を薄膜化して、多結晶半導体薄膜15を形成する。その後第3の工程で、多結晶半導体薄膜15にエキシマレーザ光30を照射してアニール処理する。



第1の工程(1)

【低温度固相成長】
第1の工程(2)

第2の工程

第3の工程
実施例の製造工程図

(2)

特開平5-82442

2

【特許請求の範囲】

【請求項1】 基板の上面に形成した非晶質半導体層を低温固相成長させることにより多結晶半導体層を生成する第1の工程と、

前記多結晶半導体層の上層側を除去することで、当該多結晶半導体層を薄膜化して多結晶半導体薄膜を形成する第2の工程と、

前記多結晶半導体薄膜層にエキシマレーザ光を照射してアニール処理する第3の工程とによりなることを特徴とする多結晶半導体薄膜の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、多結晶半導体薄膜の製造方法に関する。

【0002】

【従来の技術】 非晶質シリコンの低温固相成長は現在非常に盛んに行われている。この低温固相成長では、結晶の大粒径化が可能である。しかし、大粒径化したシリコン粒（粒径が $1\mu\text{m}$ 以上のもの）の内部には、双晶や転移等の微小な結晶欠陥が存在するために、高温アニール処理が必要になる。特に高温で非常に短時間で行うアニール処理の一つに、エキシマレーザ光照射によって膜全体を溶融することなくアニール処理する方法がある。このアニール処理方法は、処理後の膜の平坦性がよくしかも低温化プロセスに適合する。このため、SRAMやLCD等の製造方法におけるアニール処理方法として有効である。

【0003】

【発明が解決しようとする課題】 しかしながら、エキシマレーザ光は、その波長が短く、シリコンに対する吸収係数（ α ）がおおよそ 10^4 cm^{-1} と大きい。このため、エキシマレーザ光は、多結晶シリコン膜中の 10 nm 程度の深さまでしか到達しないので、エキシマレーザ光照射によってアニール処理される深さは熱伝導を考慮して 40 nm 程度になる。ところが、厚さが 40 nm 程度以下の多結晶シリコン膜では、十分な大きさの結晶粒が得られない。そこで、大きな結晶粒（例えば粒径が $1\mu\text{m}$ 以上）が得られる厚い多結晶シリコン膜（例えば厚さが 100 nm ）を形成し、この厚い多結晶シリコン膜に対してエキシマレーザ光照射によるアニール処理を行った場合には、厚い多結晶シリコン膜は深さがおおよそ 40 nm までしかアニール処理されない。したがって、膜厚方向の全域にわたって結晶性に優れた大きな結晶粒を有する多結晶シリコン膜を形成することは困難であった。

【0004】 本発明は、結晶性に優れた多結晶半導体薄膜の製造方法を提供することを目的とする。

【0005】

【課題を解決するための手段】 本発明は、上記目的を達成するためになされた多結晶半導体薄膜の製造方法である。すなわち、第1の工程で、基板の上面に形成した非

晶質半導体層を低温固相成長させることにより多結晶半導体層を形成し、次いで第2の工程で、多結晶半導体層の上層側を除去することで、当該多結晶半導体層を薄膜化して多結晶半導体薄膜を形成する。その後第3の工程で、多結晶半導体薄膜にエキシマレーザ光を照射してアニール処理する。

【0006】

【作用】 上記多結晶半導体薄膜の製造方法では、多結晶半導体層を非晶質半導体層の低温固相成長により形成したので、多結晶半導体層は大粒径の結晶で形成される。また多結晶半導体層を薄膜化し、多結晶半導体薄膜を形成した後にエキシマレーザ光を照射したので、多結晶半導体薄膜の膜厚方向の全域にわたって均一にアニール処理される。

【0007】

【実施例】 本発明の実施例を図1に示す製造工程図により説明する。図に示すように、まず第1の工程（1）で、例えば化学的気相成長法によって、基板（例えばシリコン基板）11の上面に酸化シリコン（ SiO_2 ）層12を形成する。続いて例えば化学的気相成長法によって、酸化シリコン層12の上面に非晶質シリコンよりなる非晶質半導体層13を 40 nm 以上の厚さ（例えば 150 nm の厚さ）に成膜する。次いで第1の工程（2）で、低温（例えばおおよそ 600°C で20時間）で固相成長させることにより、非晶質半導体層13中に結晶粒を成長させて、例えば粒径が $2\mu\text{m}$ 以上の多結晶シリコンよりなる多結晶半導体層14を形成する。

【0008】 また前記第1の工程（1）において、化学的気相成長法によって基板11の上面に多結晶シリコン層を形成し、その後形成した多結晶シリコン層にシリコン（ Si ）をイオン注入して、多結晶シリコン層を非晶質化して、非晶質半導体層13を形成してもよい。あるいは、基板11の上面に酸化シリコン層12を形成しないで、基板11を石英ガラスで形成し、この基板11に上記同様に化学的気相成長法によって非晶質シリコンよりなる非晶質半導体層13を成膜することも可能である。

【0009】 次いで第2の工程で、多結晶半導体層14の上層側をエッチングして、当該多結晶半導体層14よりなる多結晶半導体薄膜15を形成する。多結晶半導体薄膜15は、エキシマレーザ光30を照射することにより多結晶半導体薄膜15の膜厚方向の全域にわたってアニール処理される厚さとして、例えば 40 nm 以下の厚さに形成される。また上記エッチングは、多結晶半導体薄膜15の被エッチング面が面あれを起こさないように、例えばエッチングダメージが少ない通常のプラズマエッチングまたはアンモニア（ NH_3 ）と過酸化水素水（ $\text{H}_2\text{O}_2 + \text{H}_2\text{O}$ ）との混合溶液によるウェットエッチングで行う。

【0010】 その後第3の工程で、多結晶半導体薄膜1

(3)

特開平 5 - 8 2 4 4 2

3

4

5の全面にエキシマレーザ光30（例えばエネルギー密度がおよそ $280\text{mJ}/\text{cm}^2$ ）を照射して、多結晶半導体薄膜15をアニール処理する。このアニール処理によって、多結晶半導体薄膜15中の双晶や転移等の結晶欠陥が低減され、多結晶半導体薄膜15の結晶性が改善される。

【0011】上記実施例で説明した如くにして形成した多結晶半導体薄膜15は、一つの結晶粒が大きく（例えば粒径が $2\mu\text{m}$ 以上）、その結晶粒の結晶性は改善されている。このような多結晶半導体薄膜15の一つの結晶粒に薄膜トランジスタ（図示せず）を形成した場合または複数の結晶粒にわたって薄膜トランジスタ（図示せず）を形成した場合には、リーク電流が少ない、移動度が高い、スイングが低い、ON/OFF比が大きい等の特性を有する薄膜トランジスタになる。またエキシマレーザ光照射によるアニール処理では、多結晶半導体薄膜15の表面がほぼ平坦でしかも面あれがほとんどないので、その後のプロセス処理が容易になる。

【0012】

【発明の効果】以上、説明したように本発明によれば、基板上の非晶質半導体層を低温固相成長させることにより多結晶半導体層を形成したので、結晶粒が大きい多結晶半導体層を生成できる。また多結晶半導体層を薄膜化して多結晶半導体薄膜を形成した後、エキシマレーザ光照射を行ったので、多結晶半導体薄膜は膜厚方向の全域にわたって均一にアニール処理される。したがって、多結晶半導体薄膜を形成する結晶の粒径は大きく、しかも各結晶粒中の結晶欠陥が少なくなるので、各結晶粒内にトランジスタを形成した場合にはトランジスタ特性の向上が図れる。

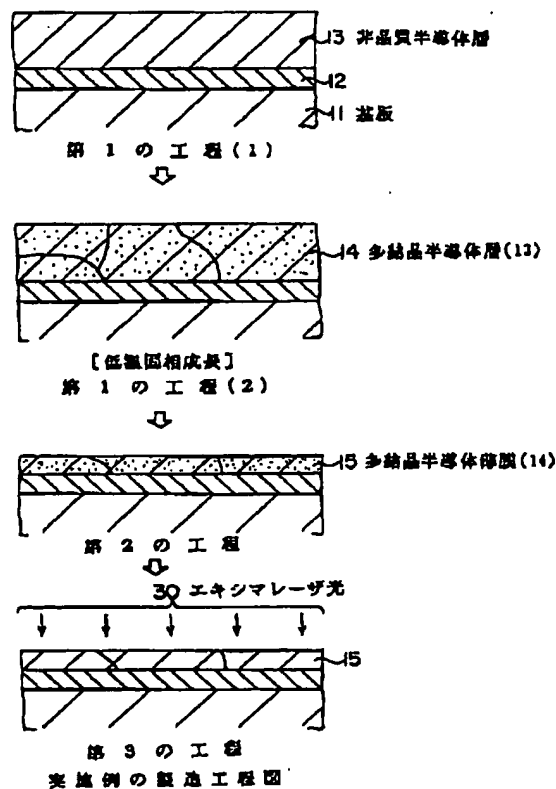
【図面の簡単な説明】

【図1】実施例の製造工程図である。

【符号の説明】

- | | |
|-------------|-------------|
| 11 基板 | 13 非晶質半導体層 |
| 14 多結晶半導体層 | |
| 15 多結晶半導体薄膜 | 30 エキシマレーザ光 |

【図1】



Japanese Patent Laid-open Number 5-82442

Laid-Open Date: April 2, 1993

Application No.: 3-268469

Application Date: September 18, 1991

5 IPC: H01L 21/20, 21/268, 21/336, 29/784

Applicant: Sony Corporation

Inventor: T. Noguchi, et. al

Attorney: K Funabashi

SPECIFICATION

10 [TITLE OF THE INVENTION]

Method for producing polycrystallized semiconductor thin film

[ABSTRACT]

[Object] The present invention improves transistor properties such as mobility and an ON and OFF ratio by providing crystallinity of high performance by annealing
15 said polycrystallized semiconductor thin film formed of large particle size crystals by irradiating an excimer laser beam thereon.

[Composition] In a first step, a polycrystallized semiconductor layer 14 is generated by growing an amorphous semiconductor layer 13 formed on the upper surface of a substrate in a solid phase at a low temperature, then in a second step, a
20 polycrystallized semiconductor thin film 15 is formed by making said polycrystallized semiconductor layer 14 thin by removing the upper layer side of said polycrystallized semiconductor layer 14. Thereafter in a third step, the polycrystallized semiconductor thin film 15 is annealed by irradiating an excimer laser beam 30 thereon.

25 [WHAT IS CLAIMED IS:]

[Claim 1] A method for producing a polycrystallized semiconductor thin film, comprising:

a first step of generating a polycrystallized semiconductor layer by growing an

amorphous semiconductor layer formed on the upper surface of a substrate in a solid phase at a low temperature, and

a second step of forming a polycrystallized semiconductor thin film by making said polycrystallized semiconductor thin layer thin by removing the upper layer side
5 of said polycrystallized semiconductor layer, and

a third step of annealing said polycrystallized semiconductor thin film layer by irradiating an excimer laser beam thereon.

[DETAILED DESCRIPTION OF THE INVENTION]

[0001]

10 [Technical Field of the Invention] The present invention relates to a method for producing a polycrystallized semiconductor thin film

[0002]

[Prior Arts] Recently, growing amorphous silicon in a solid at a low temperature is performed extremely widely. Growing in a solid at low temperature allows to make
15 crystals large in particle size. However, minute crystal defects such as twin crystals and inversions exist inside silicon particles of a large particle size (particle size of 1 μ m or more) and thus require annealing at a high temperature. Especially in methods whereby annealing is performed in a very short time at a high temperature there is a method whereby annealing is performed without fusing over the entire film
20 by means of excimer laser irradiation. This annealing method provides an excellent flatness after being performed and is also suitable to a process for lowering temperature, and therefore, is effective as an annealing method in methods for producing SRAM and LCD.

[0003]

25 [Themes to be Solved by the Invention] However, an excimer laser beam has a short wavelength and large absorption coefficient (α) of approximately 10^6cm^{-1} for silicon. Therefore, the excimer laser beam is allowed to reach only a depth on the order of 10nm in a silicon film and thus the depth being annealed by means of the

excimer laser beam irradiation becomes on the order of 40nm when considering heat conductivity. Incidentally, in the case of a polycrystallized silicon film having a thickness on the order of 40nm or less, crystal particles of a sufficient size are not allowed to be obtained. And in the case of forming a thick polycrystallized silicon film (for example, 100nm in thickness), wherein a large crystal particle (for example, 1 μ m or more in particle size) is obtainable and annealing this thick polycrystallized silicon film by means of excimer laser beam irradiation, the thick polycrystallized silicon film is annealed to only a depth of approximately 40nm. Therefore, it was difficult to form a polycrystallized silicon film having large crystal particles with excellent crystallinity throughout the entire area in the film thickness direction.

[0004] The object of the present invention is to provide a method for producing a polycrystallized thin film with excellent crystallinity.

[0005]

[Means for Solving Themes] The present invention provides a method for producing a polycrystallized thin film in order to achieve the abovementioned object. That is, in a first step, a polycrystallized semiconductor layer is generated by growing an amorphous semiconductor layer formed on the upper surface of a substrate in a solid phase at a low temperature, then in a second step, a polycrystallized semiconductor thin film is formed by making said polycrystallized semiconductor layer thin by removing the upper layer side of said polycrystallized semiconductor layer. Thereafter in a third step, the polycrystallized semiconductor thin film is annealed by irradiating an excimer laser beam thereon.

[0006]

[Action] According to the method for producing a polycrystallized semiconductor thin film, the polycrystallized semiconductor layer is formed by growing the amorphous semiconductor layer in a solid phase at a low temperature and thus allows for forming the polycrystallized semiconductor thin film of crystals in a large

particle size. Furthermore, the polycrystallized semiconductor thin film is formed by making the polycrystallized semiconductor layer thin, and thereafter, irradiated by the excimer laser beam, thereby allowing for a uniform annealing throughout the entire area in the film thickness direction of the polycrystallized semiconductor thin
5 film.

[0007]

[Embodiment] The embodiments of the present invention are to be explained below with reference to the drawings of the steps of production shown in Fig.1. As shown in the figure, first in a first step (1), for example, by a chemical vapor phase growing
10 method, a silicon dioxide (SiO_2) layer 12 is formed on the upper surface of a substrate (for example, a silicon substrate) 11. Subsequently, for example, by a chemical vapor phase growing method, on the upper surface of the silicon dioxide layer 12, an amorphous semiconductor layer 13 consisting of amorphous silicon is formed into a film having a thickness of 40nm or more (for example, 150nm in
15 thickness). Next, in a first step (2), by growing in a solid phase at a low temperature (for example, for 20 hours at approximately 600 °C), crystal particles are grown in the amorphous semiconductor layer 13, whereby a polycrystallized semiconductor layer 14 consisting of polycrystallized silicon of 2 μm or more in particle size is formed.

20 [0008] Furthermore, in the first step (1), forming a polycrystallized silicon layer on the upper surface of the substrate 11 by a chemical vapor phase growing method, and then making the polycrystallized semiconductor layer amorphous by ion-injecting the polycrystallized semiconductor layer formed with silicon (Si^+), whereby an amorphous semiconductor layer 13 may be formed. Otherwise, by
25 forming the substrate 11 with crystal glass instead of forming the silicon dioxide layer 12 on the upper surface of the substrate 11, whereby on the substrate 11, similar to the above, forming the amorphous semiconductor layer 13 which consists of amorphous silicon into a film by the chemical vapor phase growing method is also

possible.

[0009] Then, in a second step, etching is carried out on the upper layer side of a polycrystallized semiconductor layer 14, whereby a polycrystallized semiconductor thin film 15 consisting of the polycrystallized semiconductor layer 14 is formed
5 therein, for example, 40nm or less in thickness so as to be annealed throughout the entire area in the film thickness direction of the polycrystallized semiconductor thin film 15 by irradiating an excimer laser beam 30 thereon. And the etching is performed by, for example, normal plasma etching or wet etching using a mixed solvent of ammonium (NH_3) and a hydrogen peroxide solution ($\text{H}_2\text{O}_2 + \text{H}_2\text{O}$) causing a
10 slight amount of etching damage so that the etched surface of the polycrystallized semiconductor thin film 15 does not roughen.

[0010] Thereafter in a third step, irradiating of the excimer laser beam 30 (for example, approximately $280\text{mJ}/\text{cm}^2$ in energy density) on the entire face of the polycrystallized semiconductor thin film layer 15 is carried out, whereby the
15 polycrystallized semiconductor thin film 15 is annealed. This annealing allows for reduction in crystal defects such as twin crystal and inversion in the polycrystallized semiconductor thin film 15 and improves the crystallinity of the polycrystallized semiconductor thin film 15.

[0011] The polycrystallized semiconductor thin film 15 formed as described in
20 the above embodiment has a single large crystal particle (for example, $2\ \mu\text{m}$ or more in particle size) and provides improved crystallinity of the crystal particles. In a case wherein a thin film transistor (not illustrated) is formed on a single crystal particle such as in the polycrystallized semiconductor thin film 15 or in a case wherein a thin film transistor (not illustrated) is formed over plural crystal particles,
25 a transistor having properties such as small leakage current, high mobility, low swing, and a large ON and OFF ratio is provided. Moreover, the surface of the polycrystallized semiconductor thin film 15 is almost flat and also hardly roughens through annealing by means of the excimer laser beam irradiation, whereby

subsequent processing is readily performed.

[0012]

[Effects of the Invention] As described above, according to the present invention, the polycrystallized semiconductor layer is formed by growing an amorphous layer
 5 on the substrate in a solid phase at a low temperature and thus allowing for generating the polycrystallized semiconductor thin film of a large particle size. Furthermore, the polycrystallized semiconductor thin film is formed by making the polycrystallized semiconductor layer thin, thereafter, being irradiated by the
 10 excimer laser beam, thereby allowing for uniform annealing throughout the entire area in the film thickness direction of the polycrystallized semiconductor thin film. Therefore, the particle size of a crystal forming the polycrystallized semiconductor thin film becomes large and, moreover, crystal defects in each crystal particle are reduced, thereby allowing for improvement in transistor properties.

[Brief Description of The Drawings]

15 [Fig.1] Drawings of the steps of production of the embodiment

[Description of the Symbols]

11 Substrate

13 Amorphous semiconductor layer

14 Polycrystallized semiconductor layer

20 15 Polycrystallized semiconductor thin film

30 Excimer laser beam

[Fig. 1]

13 Amorphous semiconductor layer

11 Substrate

First step (1)

5 14 Polycrystallized semiconductor layer (13)

[Growth in a solid phase at a low temperature]

First step (2)

15 Polycrystallized semiconductor thin film (14)

Second step

10 30 Excimer laser beam

Third step

Drawings of the steps of production